

LOS PIC16F87X

Modulo de Captura Comparación y PWM

IES Juan de la Cierva (Madrid).
Fernando Remiro

Modulo de Captura Comparación y PWM

➤ Modulo CCP1

- Tiene dos registros de 8 bits CCPR1L y CCPR1H
- Con el registro CCP1CON se controla su funcionamiento.
- **Se genera un "Special Event Trigger" cuando hay una igualdad en la comparación y se borra el Timer1.**

Modulo de Captura Comparación y PWM

➤ Modulo CCP2

- Tiene dos registros de 8 bis CCPR2L y CCPR2H
- Con el registro CCP2CON se controla su funcionamiento
- **Se genera un "Special Event Trigger" cuando hay una igualdad en la comparación. Se borra el Timer1 y se comienza una conversión A/D.**

Registro CCP1CON dirección 17h

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
--	--	CCxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0
Bit7							bit0

- Bit 7-6: No implementados: se leen como "0"
- Bit 5-4 CCPxX:CCPxY: bits menos significativos de PWM
 - Modo captura: sin usar
 - Modo comparación: sin usar
 - Modo PWM: Estos dos bits son los menos significativos del ciclo PWM. Los ocho bits más significativos se encuentran en CCPRxL.

Registro CCP1CON dirección 17h

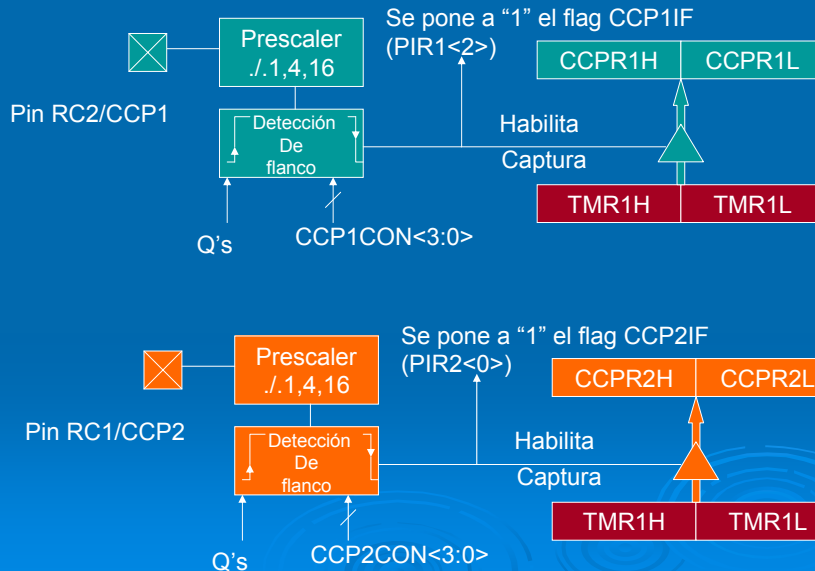
U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
--	--	CCxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0
Bit7							bit0

- Bit 3-0: CCPxM3:CCPxM0: bits de selección del modo de trabajo del módulo comparador CCPX

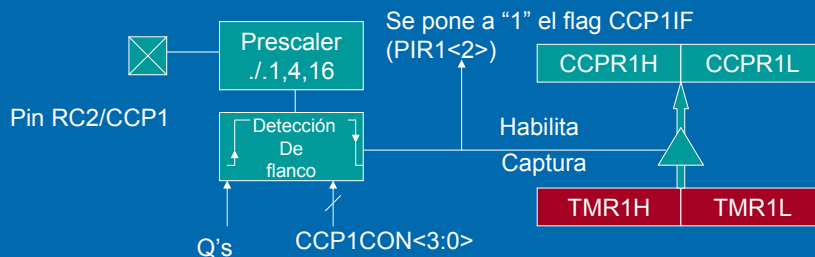
Registro CCP1CON dirección 17h

CCPxM3: CCPxM0	Modo de trabajo del Módulo
0000	Módulos Captura/Comparación/PWM desactivado
0100	Modo de captura por flanco descendente RCy/CCPx
0101	Modo de captura por flanco ascendente en RCy/CCPx
0110	Modo de captura cada 4 flancos ascendentes en RCy/CCPx
0111	Modo de captura cada 16flancos ascendentes en RCy/CCPx
1000	Modo comparación, pone a "1" el pin RCy/CCPx al coincidir los valores (el bit CCPxIF se pone a "1")
1001	Modo de comparación, pone a "0" el pin RCy/CCPx al coincidir los valores (el bit CCPxIF se pone a "1"
1011	Modo comparación, en el que se produce un disparo especial para cada módulo (el bit CCPxIF se pone a "1" y el pin CCPx no es afectdo); El CCP1 resetea TMR1; El CCP2 resetea TMR1 y comienza una conversión de A/D.
11xx	Modo PWM

Modo de Captura

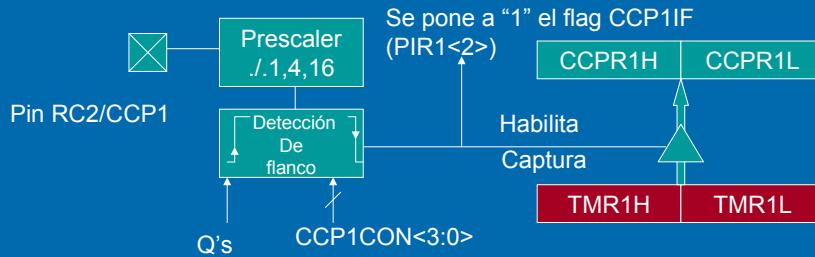


Modo de Captura



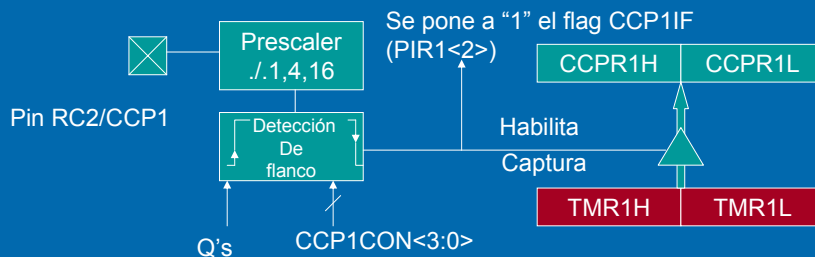
- Los registros CCPRx capturan el valor del TMR1 cuando sucede un evento en el pin CCPx. El evento se configura con los bits CCPxM3-0 del registro CCPxCON.
- Con la captura se activa el flag CCP1IF, el cual debe ser borrado por software
- La interrupción se habilita con el bit CCP1IE

Modo de Captura



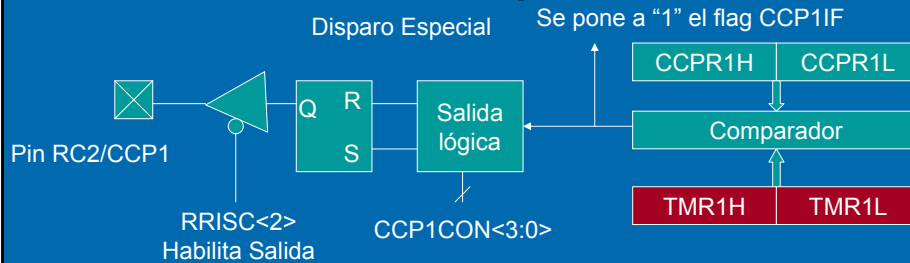
- Se debe configurar el CCPx como entrada a través del registro TRISC
- El Timer1 debe estar en modo temporizador o modo contador sincronizado
- Al cambiar el modo de captura hay que tener inhabilitadas las interrupciones y borrar el flag para evitar interrupciones espúreas.

Modo de Captura



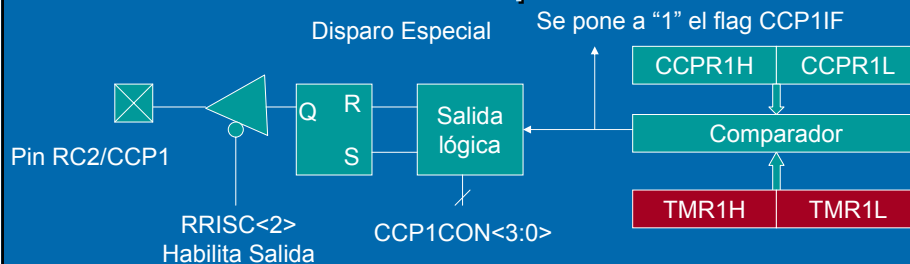
- Cuando el TMR1 trabaja en modo captura con el CCPx, debe estar configurado para trabajar como temporizador o como contador síncrono, nunca en modo asíncrono.
- Si el pin RCx/CCPy se configura con resistencia de pull-up, una escritura en el puerto, puede causar un condición de captura.
- Es recomendable desactivar el módulo CCP poniendo a "0" el bit CCP1IE (PIE1<2>) cuando se van a cambiar las condiciones de funcionamiento en el modo captura, para evitar que se produzcan falsas interrupciones durante la operación.

Modo Comparación



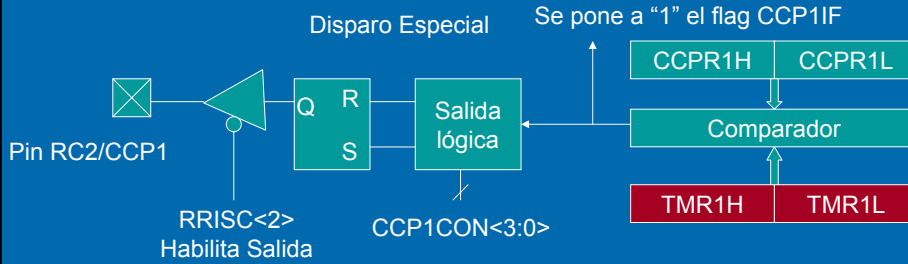
- Se compara el registro CCPRx con el valor del registro TMR1. Cuando se produce igualdad se realiza una acción sobre el pin CCPx, la cual viene dada por el modo establecido en CCPxM3:0.
- Se activa el flag CCPxIF
- Se genera una interrupción si está habilitada con CCPxIE

Modo Comparación



- En el modo "interrupción software" no se realiza ninguna acción en el pin CCPx.
- El modo "Special Event Trigger" se puede usar para que el registro CCPRx sea un registro de periodo programable para el Timer1. No se activa el flag, ni se produce interrupción.
- Se debe configurar el pin CCPx como salida, poniendo a "0" el TRISC. El Timer1 debe estar en modo Temporizador o Contador sincronizado.

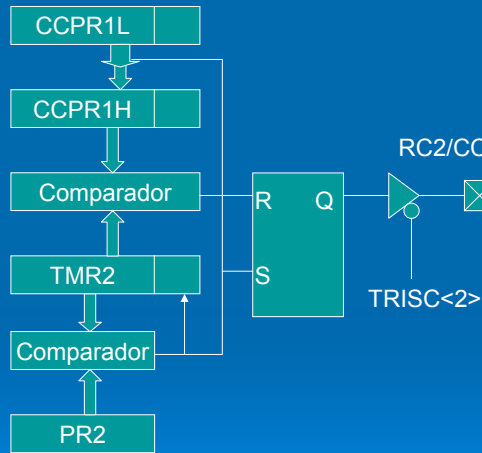
Modo Comparación



Registros asociados a la Captura y Comparación

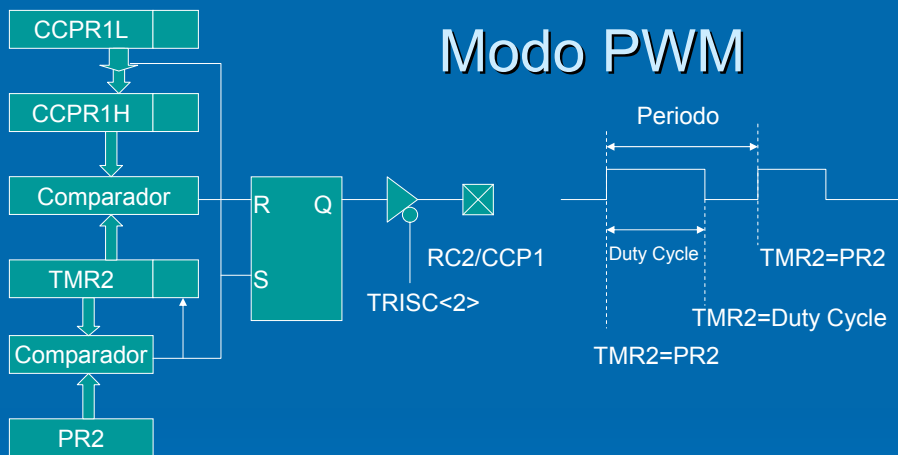
Dirección	Nombre	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor en POR.BOR	Valor en el resto de Reset
0Bh,8Bh 10Bh,18Bh	INTCON	GIE	PEIE	TOIE	INTE	TOIF	RBIE	INTE	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	--	--	--	--	--	--	--	CCP2IF		
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	--	--	--	--	--	--	--	CCP2IE	---- --0	---- --0
87h	TRISC	Registro de configuración del PORT C								1111 1111	1111 1111
0Eh	TMR1L	8 bits menos significativos del TIMER1									
0Fh	TMR1H	8 bits más significativos del TIMER1								0000 0000	0000 0000
10h	TICON	--	--	TICKPS1	TICKPS0	TIOSCEN	TISYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu
15h	CCPR1L	Registro de byte de menor peso del módulo de captura / comparación / PWM								xxxx xxxx	uuuu uuuu
16h	CCPR1H	Registro de byte de mayor peso del módulo de captura / comparación / PWM								xxxx xxxx	uuuu uuuu
17h	CCP1CON	--	--	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	Parte baja del registro Captura/Comparación/PWM								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	Parte alta del registro Captura/Comparación/PWM								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	--	--	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

Modo PWM



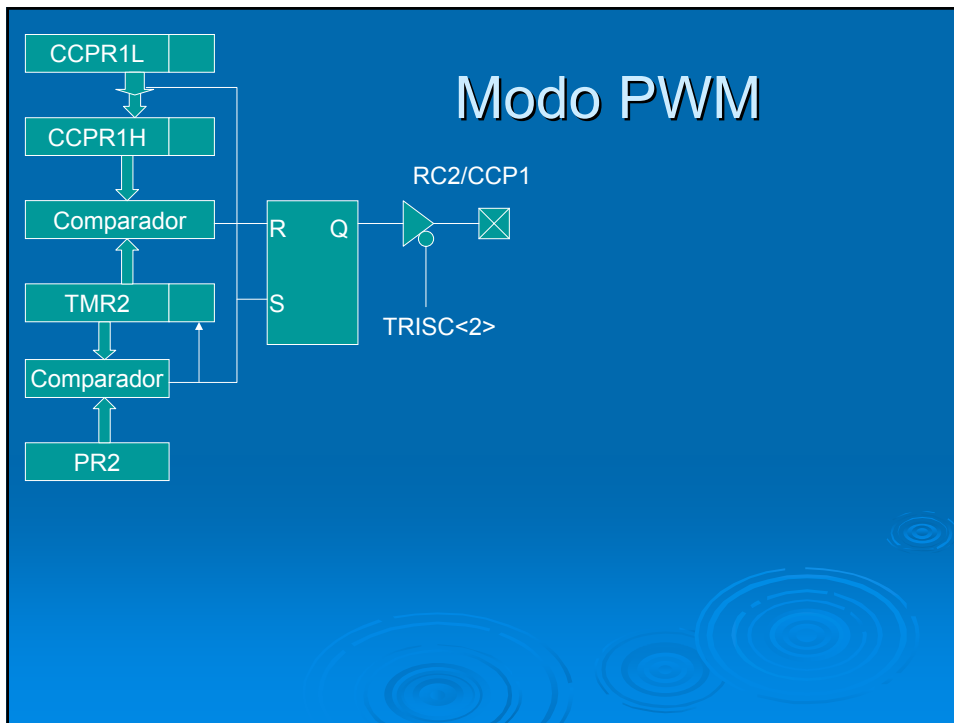
- Tiene 10 bits de resolución
- Los pines CCPx son la salida PWM
- La base de tiempos es el Timer2 más dos bits adicionales para tener los 10
- El periodo se determina con el registro PR2, ya que cuando $TMR2=PR2$:
 - Se borra el TMR2
 - Se pone a "1" el pin CCPx
 - Se pasa el valor del CCPRxL al CCPRxH (para evitar glitch)
- El ciclo de trabajo se determina con el contenido del CCPRxL y los dos bits de CCPxCON (CCPxX y CCPxY)

Modo PWM



$$T_{PWM} = (PR2+1)4 \cdot T_{osc} \cdot TMR2 \text{ valor del prescaler}$$

$$T_{CP} = (CCPRxL:CCPxX:CCPxY)T_{osc} \cdot TMR2 \text{ valor del preescaler}$$



```

;*****
; Programa PWM1.ASM                               Fecha : 11- Febrero-2002
; Este programa emplea al módulo CCP1 con salida de señal por la línea RC2/CCP1. La señal de salida tiene
; un periodo determinado para la constante "Periodo" y una anchura "Duty" determinada por la constante "CICLO".
; Un osciloscopio conectado en RC2/CCP1 puede ayudar a realiza las oportunas medidas.
; El periodo se determina según la fórmula  $T=(PR2+1)*4*Tosc*TMR2$  preescaler. La duración
; del pulso o "Duty Cycle" (d) se determina según  $d=(CCPR1L:CCPCON1<5:4>)*Tosc*TMR2$  preescaler.
;*****

List      p=16F876           ;Tipo de procesador
include  "P16F876.INC"     ;Definiciones de registros internos

PERIODO  equ .100           ;Período de 100 uS
CICLO    equ .25            ;Anchura 25 uS

org      0x00               ;Vector de Reset
goto     INICIO
org      0x05               ;Salva el vector de interrupción
INICIO   bsf STATUS,RP0     ;Selecciona banco 1
         movlw b'11111011'
         movwf TRISC        ;RC2 salida
         movlw PERIODO-1
         movwf PR2          ;Carga el registro de periodos
         bcf STATUS,RP0     ;Selecciona banco 0
         movlw CICLO
         movwf CCPR1L      ;Carga la anchura del pulso

;Se configura el módulo CCP1 para que actúe en el modo PWM con salida de señal por RC2/CCP1
         movlw b'00001100'
         movwf CCP1CON

;El TMR2 trabaja con un preescaler 1:1 por lo que con una frecuencia de 4MHz evoluciona
;cada uS (4*Tosc)
         movlw b'00000100'
         movwf T2CON       ;T2 en On

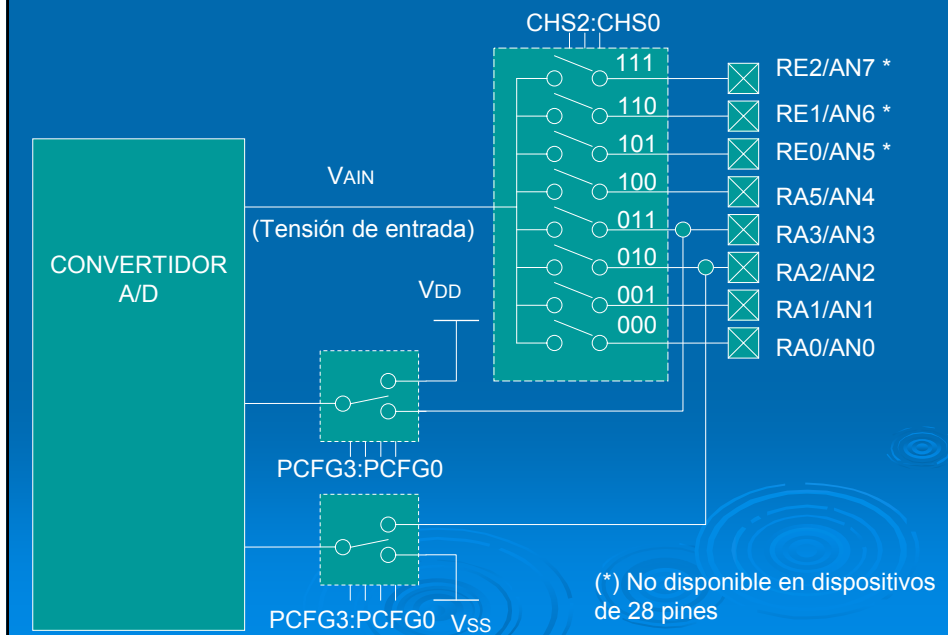
BUCLE    goto BUCLE        ;Bucle infinito
         end                ;Fin del programa fuente

```

Registros asociados al PWM

Dirección	Nombre	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor en POR.BOR	Valor en el resto de Reset
0Bh,8Bh,10Bh,18Bh	INTCON	GIE	PEIE	TOIE	INTE	TOIF	RBIE	INTE	RBF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	--	--	--	--	--	--	--	CCP2IF		
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2										
87h	TRISC	Registro de configuración del PORT C								1111 1111	1111 1111
11h	TMR2	Módulo del registro Timer2								0000 0000	0000 0000
92h	PR2	Registro de periodos del módulo TMR2								1111 1111	1111 1111
12h	T2CON	---	TOUTPS3	TOUPS2	TOUPS1	TOUPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 000	-000 0000
15h	CCPR1L	Registro de byte de menor peso del módulo de captura / comparación / PWM								xxxx xxxx	uuuu uuuu
16h	CCPR1H	Registro de byte de mayor peso del módulo de captura / comparación / PWM								xxxx xxxx	uuuu uuuu
17h	CCP1CON	---	---	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	-00 0000	-00 0000
1Bh	CCPR2L	Parte baja del registro Captura/Comparación/PWM								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	Parte alta del registro Captura/Comparación/PWM								xxxx xxxx	uuuu uuuu
17 1Dh	CCP2CON	---	---	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	-00 0000	-00 0000

Convertor Analógico/Digital



Registro ADCON0 dirección 1Fh

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	--	ADON
Bit7							bit0

- bit 7-6: **ADCS1:ADCS0**: Selección del reloj de conversión, depende de la frecuencia del μC .

00 $F_{\text{osc}}/2$

01 $F_{\text{osc}}/8$

10 $F_{\text{osc}}/32$

11 FRC (Procede del oscilador RC interno)

Tiempo de conversión de 10 bits = $12 T_{\text{AD}}$ donde $T_{\text{AD}} > 1.6\mu\text{s} \approx 20\mu\text{s}$

Registro ADCON0 dirección 1Fh

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	--	ADON
Bit7							bit0

- bit 5-3: **CHS2:CHS0**: bit de selección del canal analógico

000 Canal 0 (RA0/AN0)

001 Canal 1 (RA1/AN1)

010 Canal 2 (RA2/AN2)

011 Canal 3 (RA3/AN3)

100 Canal 4 (RA5/AN4)

101 Canal 5 (RE0/AN5)

110 Canal 6 (RE1/AN6)

111 Canal 7 (RE2/AN7)

Registro ADCON0 dirección 1Fh

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHSO	GO/DONE	--	ADON
Bit7							bit0

- bit 2 : **GO/#DONE**: bit de estado de la conversión A/D
Si ADON=1
 1= La conversión A/D se está realizando
 0 = La conversión ha finalizado, el resultado de la conversión se guarda en ADRESH:ADRESL
- bit 1 : no implementado
- bit 0: **ADON**: bit de puesta en marcha
 1 = El convertidor A/D está operativo
 0 = El convertidor A/D está apagado y no consume corriente

Registro ADCON1 dirección 9Fh

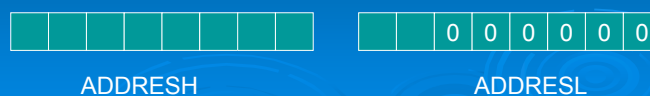
U-0	U-0	U-0	U-0	R/W-0	R/W-0	U-0	R/W-0
ADFM	--	--	--	PCFG3	PCFG2	PCFG1	PCFG0
Bit7							bit0

- bit 7 : **ADFM**: Selección del formato del resultado de la conversión

ADFM=1 ajuste a la derecha



ADFM=0 ajuste a la izquierda



Registro ADCON1 dirección 9Fh

U-0	U-0	U-0	U-0	R/W-0	R/W-0	U-0	R/W-0
ADFM	--	--	--	PCFG3	PCFG2	PCFG1	PCFG0
Bit7							bit0

- bit 3-0 : PCFG3:PCFG0: Configuración de los canales de de entrada del convertidor A/D

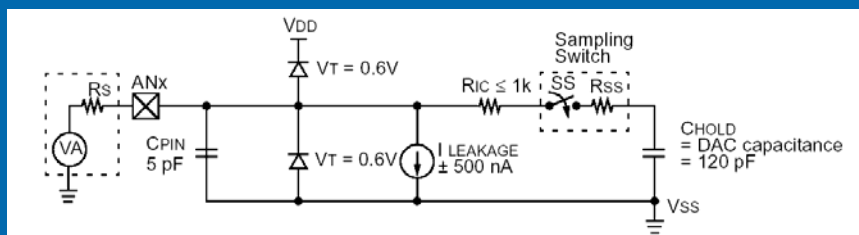
Registro ADCON1 dirección 9Fh

PCFG3:PCFG0	AN7 ⁽¹⁾ RE2	AN6 ⁽¹⁾ RE1	AN5 ⁽¹⁾ RE0	AN4 RA5	AN3 RA3	AN2 RA2	AN1 RA1	AN0 RA0V	V _{REF+}	V _{REF-}	CHAN/ REFS
0000	A	A	A	A	A	A	A	A	V _{DD}	V _{SS}	8/0
0001	A	A	A	A	V _{REF-}	A	A	A	RA3	V _{SS}	7/1
0010	D	D	D	A	A	A	A	A	V _{DD}	V _{SS}	5/0
0011	D	D	D	A	V _{REF+}	A	A	A	RA3	V _{SS}	4/1
0100	D	D	D	D	A	D	A	A	V _{DD}	V _{SS}	3/0
0101	D	D	D	D	V _{REF+}	D	A	A	RA3	V _{SS}	2/1
011X	D	D	D	D	D	D	D	D	V _{DD}	V _{SS}	0/0
1000	A	A	A	A	V _{REF+}	V _{REF-}	A	A	RA3	RA2	6/2
1001	D	D	A	A	A	A	A	A	RA3	V _{SS}	6/0
1010	D	D	A	A	V _{REF+}	A	A	A	RA3	V _{SS}	5/1
1011	D	D	A	A	V _{REF+}	V _{REF-}	A	A	RA3	RA2	4/2
1100	D	D	D	A	V _{REF+}	V _{REF-}	A	A	RA3	RA2	3/2
1101	D	D	D	D	V _{REF+}	V _{REF-}	A	A	RA3	RA2	2/2
1110	D	D	D	D	D	D	D	A	V _{DD}	V _{SS}	1/0
1111	D	D	D	D	V _{REF+}	V _{REF-}	D	A	RA3	RA2	½

Pasos a realizar en la conversión A/D

- Configurar el convertidor
 - Configuración de pines analógicos y digitales (TRISA o TRISE y ADCON1)
 - Seleccionar canal de entrada ADCON0
 - Selección del reloj del conversor (ADCON0)
 - Activar módulo de conversión (ADCON0)
- Configuración de la interrupción si se utiliza
 - Limpiar bandera (ADIF)
 - Habilita interrupciones: ADIE=1, PEIE=1 y GIE=1
- Esperar el tiempo requerido de la adquisición ($\approx 20\mu\text{s}$).
- Arrancar conversión (ADCON0, no al activar el módulo)
- Esperar fin de conversión (por Polling de GO/#DONE o entrando en la interrupción)
- Leer el resultado (ADRESH y ADRESL), si es por interrupción bajar la bandera ADIF.

Circuito de muestreo y retención



$$T_{ACQ} > 20 \mu\text{s}$$

$$R_s < 10 \text{ K}\Omega$$